

MENU **SEARCH** **INDEX** **DETAIL** **JAPANESE**

1 / 1

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-256610

(43)Date of publication of application : 25.09.1998

(51)Int.Cl.

H01L 33/00

(21)Application number : 09-271040

(71)Applicant : ROHM CO LTD

(22)Date of filing : 03.10.1997

(72)Inventor : TSUTSUI TAKESHI
SONOBE MASAYUKI
NAKADA SHUNJI
ITO NORIKAZU
ISOKAWA SHINJI
TODA HIDEKAZU

(30)Priority

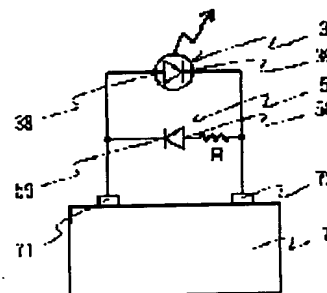
Priority number : 09 3004 Priority date : 10.01.1997 Priority country : JP

(54) SEMICONDUCTOR LIGHT EMITTING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent breakage caused by a reverse voltage even if a reverse voltage is inputted into a light emitting section, by providing a protective element for protecting a luminous part against at least a reverse voltage to be possibly applied to the luminous part.

SOLUTION: The p-side electrode 38 of an LED chip 3 is connected electrically to the negative electrode 59 of a protective diode chip 5. And the n-side electrode 39 of the LED chip 3 is connected electrically to the positive electrode 58 of the protective diode chip 5 through a resistor R. Moreover, both electrodes are connected to both electrode terminals 71, 72 of a power source 7. Incidentally, it is desirable that the resistor R should be provided to cause it to play the role of burdening a voltage drop, when an overvoltage of a forward or reverse voltage is applied. In this way, the LED chip 3 and the protective diode chip 5 are connected in inverse-parallel.



LEGAL STATUS

[Date of request for examination] 29.05.2002

[Date of sending the examiner's decision of rejection] 10.02.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

Searching PAJ

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of 2004-04779
rejection]

[Date of requesting appeal against examiner's 09.03.2004
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-256610

(43) 公開日 平成10年(1998) 9月25日

(51) Int.Cl.⁶

H 0 1 L 33/00

識別記号

F I

H 0 1 L 33/00

N

E

審査請求 未請求 請求項の数6 O L (全 8 頁)

(21) 出願番号 特願平9-271040

(22) 出願日 平成9年(1997)10月3日

(31) 優先権主張番号 特願平9-3004

(32) 優先日 平9(1997)1月10日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(72) 発明者 筒井 毅

京都市右京区西院溝崎町21番地 ローム株式会社内

(72) 発明者 園部 雅之

京都市右京区西院溝崎町21番地 ローム株式会社内

(72) 発明者 中田 俊次

京都市右京区西院溝崎町21番地 ローム株式会社内

(74) 代理人 弁理士 河村 洸

最終頁に続く

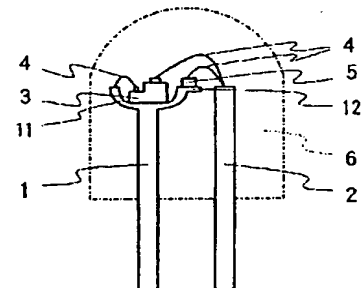
(54) 【発明の名称】 半導体発光素子

(57) 【要約】

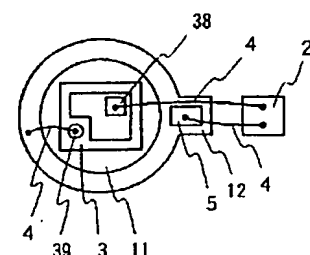
【課題】 半導体発光素子のp側電極とn側電極に対する逆電圧の印加や順方向でも外部からのサージなどの大きな入力に対して、破壊し難い半導体発光素子を提供する。

【解決手段】 (a) 発光層を形成すべく積層される半導体層、および該半導体層のn形層とp形層にそれぞれ接続されるn側電極39とp側電極38を有する発光部(LEDチップ3)と、(b) 前記第1導電形層および第2導電形層の間に電気的に接続されて前記発光部に印加され得る少なくとも逆方向電圧に対して前記発光部を保護する保護素子部(保護ダイオードチップ5)、とを内蔵している。

(a)



(b)



3 LEDチップ 38 p側電極
5 保護ダイオードチップ 39 n側電極

【特許請求の範囲】

【請求項 1】 (a) 発光層を形成すべく第 1 導電形層および第 2 導電形層を含む半導体層が積層される発光部と、(b) 前記第 1 導電形層および第 2 導電形層の間に電氣的に接続されて前記発光部に印加され得る少なくとも逆方向電圧に対して前記発光部を保護する保護素子部、とを内蔵する半導体発光素子。

【請求項 2】 第 1 および第 2 のリードがさらに設けられ、前記発光部および保護素子部がそれぞれ別々の発光素子チップおよび保護素子からなり、前記発光素子チップおよび保護素子が前記第 1 のリードの先端部にマウントされると共に、前記発光素子チップの第 1 導電形層に接続される電極が該第 1 のリードに電氣的に接続され、前記発光素子チップの第 2 導電形層に接続される電極が前記第 2 のリードに電氣的に接続され、前記保護素子が前記発光素子チップを保護するように前記第 1 および第 2 のリードの間に電氣的に接続されてなる請求項 1 記載の半導体発光素子。

【請求項 3】 前記第 1 のリードの先端部に湾曲面を有する凹部が形成され、該凹部の底面に前記発光素子チップがマウントされ、該凹部の上面の一部に鍍部が設けられ、該鍍部の表面に前記保護素子が設けられてなる請求項 2 記載の半導体発光素子。

【請求項 4】 第 1 および第 2 のリードがさらに設けられ、該第 2 のリードの先端部が分離溝により 2 つの領域に分離され、前記発光部および保護素子部がそれぞれ別々の発光素子チップおよび保護素子からなり、前記発光素子チップが第 1 のリードの先端部にマウントされると共に、前記発光素子チップの第 1 導電形層に接続される電極が該第 1 のリードに電氣的に接続され、前記発光素子チップの第 2 導電形層に接続される電極が前記第 2 のリードの一方の領域に電氣的に接続され、前記保護素子が前記第 2 のリードの先端部の他方の領域にマウントされて前記発光素子チップを保護するように前記第 1 および第 2 のリードの間に電氣的に接続されてなる請求項 1 記載の半導体発光素子。

【請求項 5】 前記発光部および保護素子部がそれぞれ別々の発光素子チップおよび保護素子からなり、前記発光素子チップおよび保護素子が絶縁性基板上に直接またはその一端部に設けられる第 1 の端子電極に接続される金属上にマウントされると共に、前記発光素子チップの第 1 導電形層に接続される電極が該第 1 の端子電極に電氣的に接続され、前記発光素子チップの第 2 導電形層に接続される電極が前記絶縁性基板の他端部に設けられる第 2 の端子電極と電氣的に接続され、前記保護素子が前記発光素子チップを保護するように前記第 1 および第 2 の端子電極間に電氣的に接続されてなる請求項 1 記載の半導体発光素子。

【請求項 6】 前記保護素子がツェナーダイオードである請求項 1、2、3、4 または 5 記載の半導体発光素

子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は半導体発光素子に関する。さらに詳しくは、発光素子チップに逆方向電圧が印加される場合にも発光素子チップがその逆方向電圧により破壊しないように保護素子が設けられている半導体発光素子に関する。

【0002】

【従来の技術】 従来、半導体発光素子は、p 形層と n 形層とが直接接合して p n 接合を形成するか、その間に活性層を挟持してダブルヘテロ接合を形成して構成され、p 形層と n 形層との間に順方向の電圧が印加されることにより、p n 接合部または活性層で発光する。このような発光素子は、たとえば図 10 に示されるように、半導体の積層体からなる発光素子チップ（以下、LED チップという）3 が第 1 のリード 1 の先端の湾曲状凹部にボンディングされ、一方の電極が第 1 のリード 1 と電氣的に接続され、他方の電極が第 2 のリード 2 と金線 4 などにより電氣的に接続されてその周囲が LED チップ 3 の光に対して透明な樹脂製のパッケージ 5 により覆われることにより形成されている。

【0003】 このような発光素子は、ダイオード構造になっているため、逆方向の電圧が印加されても電流が流れない整流作用を利用して、直流電圧を両電極間に印加しないで交流電圧を印加することにより、交流で順方向電圧になる場合にのみ電流が流れて発光する光を利用する使用方法も採用されている。

【0004】

【発明が解決しようとする課題】 通常の半導体発光素子は、電極間に 1～4 V 程度の電圧が印加されて発光する。しかし、発光素子として用いられる GaAs 系や GaP 系やチツ化ガリウム系などの化合物半導体では、逆方向に印加される電圧に対して弱く、半導体層が破壊することがある。とくに、チツ化ガリウム系化合物半導体においては、その逆方向の耐圧が 50 V 程度と低く、またバンドギャップエネルギーが大きいので、GaAs 系などを用いた発光素子より動作電圧も高くなること、逆方向の印加電圧に対してとくに破壊しやすいこと、などのため交流電圧の印加で半導体発光素子が破損したり、その特性が劣化するという問題がある。

【0005】 また、交流電圧を印加する駆動でなくとも、外部からサージ電圧などの大きな電圧が印加される場合、順方向電圧でも化合物半導体の接合部は破壊されやすいという問題がある。

【0006】 本発明はこのような問題を解決するためになされたもので、交流駆動などのため、半導体発光素子の p 側電極と n 側電極に対して逆電圧が印加される場合にも、破壊し難い半導体発光素子を提供することを目的とする。

【0007】本発明の他の目的は、外部からのサージなどの大きな入力がある場合でも、破壊し難い半導体発光素子を提供することにある。

【0008】本発明のさらに他の目的は、半導体発光素子内に保護素子を内蔵する具体的な構造の半導体発光素子を提供することにある。

【0009】

【課題を解決するための手段】本発明による半導体発光素子は、(a) 発光層を形成すべく第1導電形層および第2導電形層を含む半導体層が積層される発光部と、

(b) 前記第1導電形層および第2導電形層の間に電気的に接続されて前記発光部に印加され得る少なくとも逆方向電圧に対して前記発光部を保護する保護素子部、とを内蔵することにより構成されている。

【0010】ここに第1導電形および第2導電形とは、半導体の極性のn形およびp形のいずれか一方を第1導電形としたとき、他方のp形またはn形が第2導電形であることを意味する。また、保護素子とは、発光素子チップに印加され得る逆方向電圧を短絡したり、発光素子チップの動作電圧より高い所定の電圧以上の順方向電圧をショートさせ得る素子を意味し、ツェナーダイオードやトランジスタのダイオード接続、MOSFETのゲートとソースまたはドレインとを短絡した素子またはこれらの複合素子、ICなどを含む。

【0011】この構造にすることにより、発光部の両導電形の半導体層に逆方向の電圧が印加されても保護素子部を介して容易に電流が流れて発光部には高い逆電圧は印加されない。この保護素子部に、たとえばシリコン半導体を用いた通常のダイオードを使用することにより、シリコンダイオードの順方向電圧（順方向の電圧の印加に対して電流が流れ始める電圧）は0.6V程度にできるため、発光部には殆ど逆方向電圧が印加されないで、逆電圧は直ちに解消される。しかし、発光部と同じ半導体材料を使用し、発光部とダイオード部とを1チップ化することもできる。

【0012】前述の発光部と保護素子部とを別々のチップ（素子）により形成すれば、つぎのようにランプ型またはチップ型の発光素子を構成することができる。すなわち、第1および第2のリードがさらに設けられ、発光素子チップおよび保護素子が前記第1のリードの先端部にマウントされると共に、前記発光素子チップの第1導電形層に接続される電極が該第1のリードに電気的に接続され、前記発光素子チップの第2導電形層に接続される電極が前記第2のリードに電気的に接続され、前記保護素子が前記発光素子チップを保護するように前記第1および第2のリードの間に電気的に接続されることによりランプ型の発光素子になる。さらに具体的には、前記第1のリードの先端部に湾曲面を有する凹部が形成され、該凹部の底面に前記発光素子チップがマウントされ、該凹部の上面の一部に鍍部が設けられ、該鍍部の表

面に前記保護素子が設けられ得る。

【0013】また、第1および第2のリードがさらに設けられ、該第2のリードの先端部が分離溝により2つの領域に分離され、発光素子チップが第1のリードの先端部にマウントされると共に、前記発光素子チップの第1導電形層に接続される電極が該第1のリードに電気的に接続され、前記発光素子チップの第2導電形層に接続される電極が前記第2のリードの一方の領域に電気的に接続され、前記保護素子が前記第2のリードの先端部の他方の領域にマウントされて前記発光素子チップを保護するように前記第1および第2のリード間に電気的に接続されてもよい。

【0014】さらに、発光素子チップおよび保護素子が絶縁性基板上に直接またはその一端部に設けられる第1の端子電極に接続される金属上にマウントされると共に、前記発光素子チップの第1導電形層に接続される電極が該第1の端子電極に電気的に接続され、前記発光素子チップの第2導電形層に接続される電極が前記絶縁性基板の他端部に設けられる第2の端子電極と電気的に接続され、前記保護素子が前記発光素子チップを保護するように前記第1および第2の端子電極間に電気的に接続されることにより、チップ型の発光素子になる。

【0015】前記保護素子がツェナーダイオードであれば、発光素子チップに順方向にサージなどの高電圧が印加されてもツェナーダイオードのツェナー特性により、発光素子チップにダメージを与えることなく保護する。

【0016】前記発光素子チップがチッ化ガリウム系化合物半導体であれば、とくに逆電圧に弱く、また順方向でも高電圧の印加に弱いチッ化ガリウム系化合物半導体を用いられる半導体発光素子において、逆電圧やサージなどに対して保護されるため好ましい。ここにチッ化ガリウム系化合物半導体とは、III族元素のGaとV族元素のNとの化合物またはIII族元素のGaの一部がAl、Inなどの他のIII族元素と置換したものおよび／またはV族元素のNの一部がP、Asなどの他のV族元素と置換した化合物からなる半導体をいう。

【0017】

【発明の実施の形態】つぎに、図面を参照しながら本発明の半導体発光素子について説明をする。

【0018】本発明の半導体発光素子は、その一実施形態の断面説明図および平面説明図が図1に示されるように、第1のリード1の先端部の周囲に湾曲面を有する凹部11内にLEDチップ3がボンディングされ、一方の電極、たとえばn側電極39は第1のリード1と電気的に接続され、他方の電極、たとえばp側電極38が第2のリード2と金線4により電気的に接続されている。さらに、第1のリード1の先端部の鍍部12に保護素子としてのダイオードチップ（以下、保護ダイオードチップという）5がその正電極（p形層に接続される電極を意味する）が第1のリード1と電気的に接続されるように

ボンディングされ、その負電極（ n 形層に接続される電極を意味する）は第2のリード2と金線4により電氣的に接続されている。そして、その周囲が樹脂製のパッケージ6により覆われている。

【0019】このLEDチップ3と保護ダイオードチップ5の接続の関係を電源7と共に図2に等価回路で示す。図2に示されるように、本発明の半導体発光素子は、LEDチップ3の p 側電極38が保護ダイオードチップ5の負電極59と電氣的に接続され、LEDチップ3の n 側電極39が保護ダイオードチップ5の正電極58と抵抗 R を介して電氣的に接続されている。そして、それぞれの両電極が電源7の両電極端子71、72に接続されている。なお、抵抗 R は図1では省略されているが、順電圧または逆電圧の過電圧が印加された場合に、その電圧降下を負担する役割をし、設けられることが好ましい。この抵抗 R は、保護ダイオードチップ5の負電極59側に設けられてもよい。

【0020】LEDチップ3は、たとえば青色系（紫外線から黄色）の発光色を有するチップの一例の断面図が図3に示されるように形成される。すなわち、たとえばサファイア（ Al_2O_3 単結晶）などからなる基板31の表面に、 GaN からなる低温バッファ層32が $0.01 \sim 0.2 \mu m$ 程度、クラッド層となる n 形層33が $1 \sim 5 \mu m$ 程度、 $InGaN$ 系（ In と Ga の比率が種々変わり得ることを意味する、以下同じ）化合物半導体からなる活性層34が $0.05 \sim 0.3 \mu m$ 程度、 p 形の $AlGaIn$ 系（ Al と Ga の比率が種々変わり得ることを意味する、以下同じ）化合物半導体層35aおよび GaN 層35bからなる p 形層（クラッド層）35が $0.2 \sim 1 \mu m$ 程度、それぞれ順次積層されて、その表面に電流拡散層37を介して p 側電極38が形成されている。また、積層された半導体層33～35の一部が除去されて露出する n 形層33に n 側電極39が設けられることにより形成されている。

【0021】保護ダイオードチップ5は、通常のシリコン半導体などからなり、 pn 接合が形成されたダイオードが用いられる。この pn 接合は、一方の導電形の半導体層上に他方の導電形の半導体層をエピタキシャル成長して形成したものでよく、また、一方の導電形の半導体層に他の導電形の不純物が拡散などにより導入されることにより形成されたものでよい。さらに、半導体材料はシリコンでなくても化合物半導体で形成されたものでよい。この場合、ヘテロ接合の pn 接合構造や、ダブルヘテロ接合構造でダイオードを形成したものでよく、ダブルヘテロ接合にすれば順方向電圧を下げることができる。さらにチップ形状も円柱状や角形状など種々の形状のものを使用することができる。正電極および負電極が同一面に形成されればLEDチップと向い合わせてパンプなどにより接続することができるし、両電極が上下両面に分離して設けられることにより、導電性のダ

イボンディング材によりダイパッドにLEDチップと共にダイボンディングをするのに都合がよい。

【0022】このLEDチップ3および保護ダイオードチップ5が図1に示されるように、第1のリード1の湾曲面を有する凹部11および鏍部12にそれぞれ銀ペーストなどの接着剤によりボンディングされ、前述のように、LEDチップ3の n 側電極39と p 側電極38が第1のリード1および第2のリード2と、保護ダイオードチップ5の負電極が第2のリードとそれぞれ金線4により連結されて電氣的に接続されている。なお、保護ダイオードチップ5の正電極は導電性接着剤により直接第1のリードと電氣的に接続されている。そして、これらの周囲がLEDチップ3により発光する光を透過する透明または乳白色のエポキシ樹脂などによりモールドされることにより、パッケージ6で被覆された本発明の半導体発光素子が得られる。パッケージ6は、図1に示されるように、発光面側が凸レンズになるようにドーム形状に形成されることにより、ランプタイプの発光素子が得られる。

【0023】本発明の半導体発光素子によれば、図2にその等価回路が示されているように、LEDチップ3と並列に保護ダイオードチップ5が抵抗 R を介してその極性がLEDチップ3と逆になるように接続されている。そのため、LEDチップ3を駆動する電源7が交流電源であっても、LEDチップ3に順方向の電圧になる位相のときは、保護ダイオードチップ5には逆方向電圧で電流は流れず、LEDチップ3に電流が流れて発光する。また、交流電源がLEDチップ3に逆方向の電圧になる位相のときは、保護ダイオードチップ5を介して電流が流れる。そのため、交流電圧がLEDチップ3に対して逆方向の電圧の位相となるときのでも、LEDチップ3には保護ダイオードチップ5の順方向電圧より高い逆方向の電圧は印加されない。その結果、逆方向の電圧に対して弱いLEDチップ3であってもLEDチップ3に高い逆方向電圧が印加されず、LEDチップ3を破損したり、劣化させたりすることがない。この現象は、LEDチップ3の駆動が直流電源である場合に、外部から逆方向電圧のサージなどが入った場合でも、同様に保護ダイオードチップ5を介して放電し、LEDチップ3は逆方向の電圧に耐える必要がない。

【0024】本発明は、以上のように、LEDチップ3と保護ダイオードチップ5が逆方向で並列に接続されていることに特徴があるもので、その接続方法は種々変更し得る。たとえば図4（a）に示されるように、LEDチップ3の p 側電極38と保護ダイオードチップ5の負電極との間を金線4により接続し、さらに保護ダイオードチップ5の負電極と第2のリード2の先端との間を金線4により接続すれば、トータルの金線の長さを短くすることができる。また、図4（b）に示されるように、保護ダイオードチップ5を第2のリード2の先端にボン

ディングをして、それぞれの電極を金線 4 により電氣的に接続することもできる。この構造にすれば、第 1 のリード 1 の先端部を必要以上に大きくする必要がない。なお、図 4 で図 1 と同じ部分には同じ符号を付してある。

【0025】図 5～6 は、図 4 のさらなる変形例で、図 1 に示されるように、保護ダイオードチップ 5 が設けられる鍔部 12 が第 2 のリード 2 との対向部ではなく、第 1 および第 2 のリードを結ぶ線とずれた位置に鍔部 12 が設けられ、その鍔部 12 の表面に保護ダイオードチップ 5 が設けられている。このように第 2 のリード 2 と対向する側とずれた位置に設けられることにより、金線が重なり合うことがなく、金線同士の接触を防ぐことができる。すなわち、ダイオードチップ 5 を設ける鍔部 12 は第 1 のリード 1 の先端部の凹部 11 の上面のいずれかの場所に設けられればよい。

【0026】また、図 6 に示される例は、図 4 (b) の変形例で、第 2 のリード 2 に保護ダイオードチップ 5 をマウントする場合で、狭い場所に保護ダイオードチップ 5 をマウントすると共に LED チップ 3 とのワイヤボンディングをしなければならない場合に、保護ダイオードチップ 5 をマウントする際のボンディング材がリード 2 上に流れるとワイヤボンディングの信頼性が低下するため、第 2 のリード 2 の上面に溝 23 を形成し、第 2 のリード 2 の上面を 2 つの領域 2a、2b に分割して、その一方の領域 2a に保護ダイオードチップ 5 をマウントし、他方の領域 2b に金線 4 により LED チップ 3 とのワイヤボンディングをするものである。このような構造にすることにより、狭い場所に保護ダイオードチップ 5 をマウントしながら、ワイヤボンディングの信頼性が向上する。

【0027】図 7 は本発明の半導体発光素子の別の実施形態を示す図である。この例は、LED チップ 8 がサファイア基板上に窒化ガリウム系化合物半導体が積層された青色系の LED ではなく、GaAs や GaP などの基板上に AlGaAs 系 (Al と Ga の比率が種々変わり得ることを意味する、以下同じ) などの化合物半導体が積層される赤色系の LED などのように、基板が導電性材料からなるものの例で、他は図 1 の例と同じで図 1 と同じ部分には同じ符号を付してある。この場合は、前述のように、n 側電極を第 1 のリード 1 と金線などによりワイヤボンディングをしなくても、第 1 のリード 1 の湾曲面を有する凹部 11 に銀ペーストなどにより LED チップ 8 をボンディングするだけで、n 側電極と第 1 のリード 1 とが電氣的にも接続される。その結果、図 1 の例と同様に LED チップ 8 に逆方向の極性の保護ダイオードチップ 5 が並列に接続された発光素子ランプが得られる。

【0028】図 8～9 は、ランプタイプではなく、チップタイプの発光素子に本発明を適用した例を示す図である。図 8 (a)～(b) は、GaAs などの導電性材料

からなる基板上に半導体層が積層された LED チップ 8 が保護ダイオードチップ 5 と共に設けられたチップ型発光素子の例の断面説明図およびその平面説明図である。図 8 (a)～(b) において、91 はセラミックスなどの絶縁性基板で、その表面に分離して設けられる第 1 の端子電極 92 と接続される金属上に LED チップ 8 および保護ダイオードチップ 5 が並んでボンディングされ、それぞれの他方の電極である、たとえば p 側電極 88 および負電極 59 が第 2 の端子電極 93 に金線 4 などによりワイヤボンディングされて電氣的に接続されている。そしてその周囲が LED チップ 8 で発光する光を透過させる材料からなるエポキシ樹脂などにより覆われてパッケージ 95 が設けられることにより形成される。なお、図 8 (a) に示されるように、第 1 および第 2 の端子電極 92、93 が絶縁性基板 91 の裏面に回り込むように形成されることにより、このチップ型発光素子を直接回路基板上などにハンダ付けすることができる。

【0029】このようなチップタイプの発光素子においても、各チップのボンディング位置や、ワイヤボンディングの方法には限定されない。すなわち、図 8 (c) に示されるように、LED チップ 8 の p 側電極 88 と保護ダイオード 5 の負電極 59 とをまず金線 4 によりワイヤボンディングをし、ついで保護ダイオード 5 の負電極 59 と第 2 の端子電極 93 とを金線 4 によりワイヤボンディングすることにより、金線のトータルの長さを節約することができる。

【0030】図 9 は、窒化ガリウム系化合物半導体がサファイア基板などの絶縁性基板上に積層された LED チップ 3 が用いられている例で、図 8 (b) と同様の平面説明図が示されている。この例では、前述の図 1 の例と同様に、LED チップ 3 をボンディングしただけでは一方の電極、たとえば n 側電極 39 が第 1 の端子電極 92 と電氣的に接続されないため、n 側電極 39 と第 1 の端子電極 92 との間に金線 4 などによるワイヤボンディングがなされて電氣的に接続されている。なお、この場合 LED チップ 3 を絶縁性基板 91 上に直接マウントしてもよい。その他は図 8 に示される例と同じで、図 8 と同じ部分には同じ符号を付してその説明を省略する。

【0031】前述の各例では、保護素子部として通常のダイオードを使用した。この保護素子部にツェナーダイオードを使用することにより、サージなどにより発光部に対して順方向に大きな静電電が入力された場合でも、その静電電は、ツェナーダイオードを介して放電され、LED チップには過大電圧は印加されない。その結果、順方向に大きな電圧が印加されても LED チップ 3 が破損することがなく、外部からのサージに対しても十分に保護される。なお、この場合、ツェナー電圧は、保護すべき電圧 (破壊する可能性のある電圧) より低い電圧で決定される。また、ダイオードに限らず、トランジスタをダイオード接続したものや、MOSFET のゲー

トとソースまたはドレインとを接続したもの、またはこれらを組み合わせてツェナーダイオードと同様に両方向に保護する複合素子またはICなど、ダイオードと同様にLEDチップを保護することができる素子を使用することができる。保護素子の順方向特性は、保護されるLEDチップの逆耐圧特性により決定され、その順方向電圧がLEDチップの保護しようとする逆方向電圧より低い電圧になるものが選択される。

【0032】なお、前述に示される各例は、保護ダイオードチップとLEDチップとがそれぞれ別々のチップの例であるが、保護ダイオード部がLEDチップと同じ系統の半導体材料を用いて1チップで形成されていてもよい。また、前述の各例の電極間などの接続例は一例であって、他の接続方法でもよいことは言うまでもない。

【0033】

【発明の効果】本発明によれば、発光部に極性が逆方向の保護ダイオード部が並列に接続されているため、発光部に逆方向の電圧が入力されても逆方向電圧により破損したり、特性が劣化したりすることがない。その結果、とくに逆耐圧に弱いチツ化ガリウム系化合物半導体を用いる半導体発光素子であっても、交流駆動に対して何等差し支えがなく使用勝手がよいと共に、半導体発光素子の信頼性が向上したランプ型およびチップ型の半導体発光素子が得られる。

【0034】前述の保護ダイオードがツェナーダイオードであれば、発光部の順方向にサージなどによる過大電圧が入力されても発光部が保護され、半導体発光素子の信頼性が一層向上する。

【図面の簡単な説明】

【図1】本発明の半導体発光素子の一実施形態の断面および平面の説明図である。

【図2】図1の発光部とダイオード部の接続関係の等価回路図である。

【図3】図1のLEDチップの一例の断面説明図である。

【図4】図1の変形例を示す平面説明図である。

【図5】図1のさらなる変形例を示す斜視説明図である。

【図6】図1のさらなる変形例を示す斜視説明図である。

【図7】本発明の半導体発光素子の他の実施形態の断面説明図である。

【図8】本発明の半導体発光素子の他の実施形態の断面および平面の説明図である。

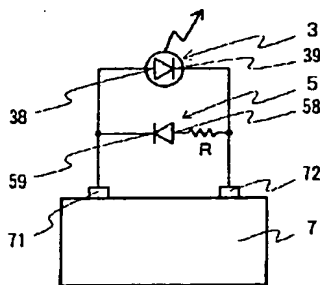
【図9】本発明の半導体発光素子のさらに他の実施形態の平面説明図である。

【図10】従来の半導体発光素子の一例の側面説明図である。

【符号の説明】

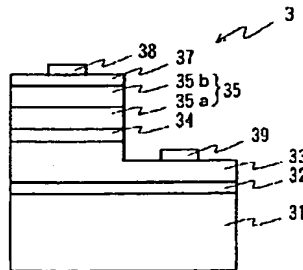
- | | |
|----|------------|
| 3 | LEDチップ |
| 5 | 保護ダイオードチップ |
| 8 | LEDチップ |
| 38 | p側電極 |
| 39 | n側電極 |
| 58 | 正電極 |
| 59 | 負電極 |

【図2】

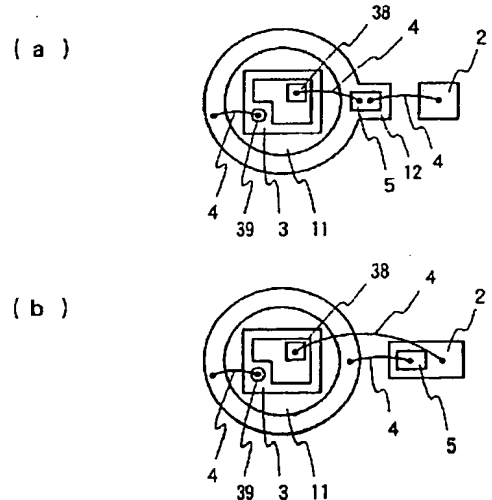


- | | | | |
|----|--------|----|------------|
| 3 | LEDチップ | 5 | 保護ダイオードチップ |
| 38 | p側電極 | 58 | 正電極 |
| 39 | n側電極 | 59 | 負電極 |

【図3】



【図4】



【圖 7】

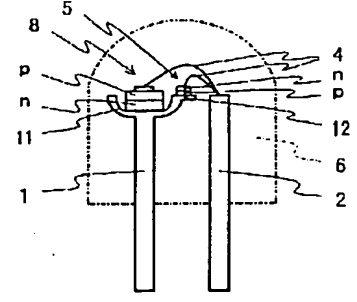
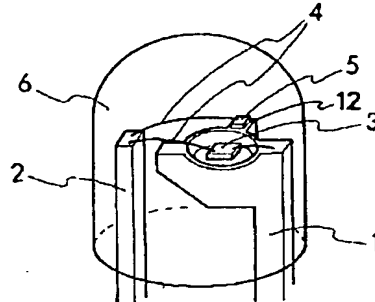
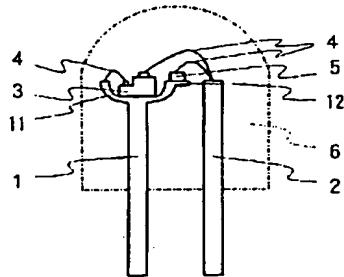
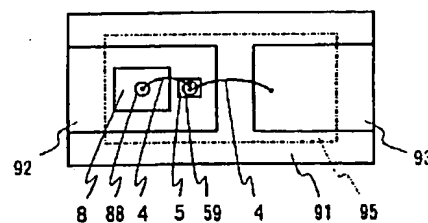
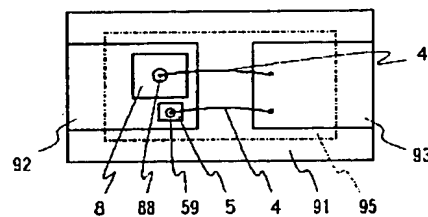
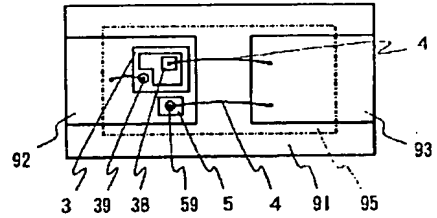


Fig. 1 is a schematic diagram of a device for measuring the thickness of a material. It shows a cross-section of a material (1) with a layer (2) on its surface. A probe (3) is shown in contact with the surface, with a measurement point (4) indicated. A scale (5) is shown with markings 2a and 2b. A circular scale (6) is also visible.



5 保護ダイオードチップ 8 LEDチップ

【図9】



- 3 LEDチップ 5 保護ダイオードチップ
 38 p側電極 59 負電極
 39 n側電極

フロントページの続き

(72)発明者 伊藤 範和
 京都市右京区西院溝崎町21番地 ローム株
 式会社内

(72)発明者 磯川 慎二
 京都市右京区西院溝崎町21番地 ローム株
 式会社内

(72)発明者 戸田 秀和
 京都市右京区西院溝崎町21番地 ローム株
 式会社内